■ COMPOSANTS
Une gamme d'alimentations associent compacité, rendement, fiabilité et modularité sans compromis. p. 20

■ COMPOSANTS
Les connecteurs FFC/FPC au pas de 0,3 mm deviennent plus sûrs. p. 23

■ ARCHITECTURE
PCI Express cherche déjà à s'imposer dans les architectures embarquées. p. 23

■ CAO
Toutes les connexions d'un système peuvent maintenant être modélisées. p. 24

PRODUCTION
■ ***Les équipements dédiés à la fabrication de semiconducteurs intègrent désormais les procédés.*** p. 26

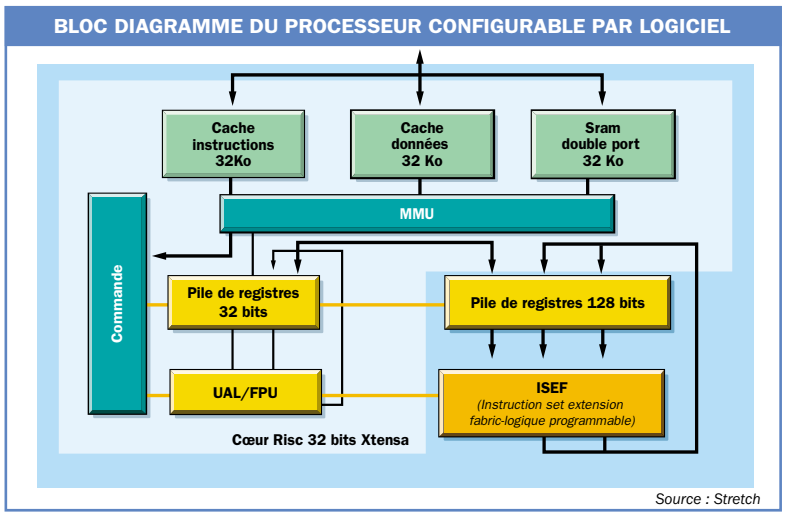
PROCESSEUR EMBARQUÉ

Le processeur se configure par logiciel

Configurable en C/C++, un processeur développé par la jeune pousse américaine Stretch va apporter aux systèmes embarqués haut de gamme un niveau inégalé de performances, souplesse et facilité d'utilisation.

L'élève fait mieux que le maître. En s'appuyant sur le cœur de processeur paramétrable Xtensa de son compatriote Tensilica *(voir par exemple notre numéro du 20 mai 1999)* dont il a acquis la licence, l'Américain Stretch[1] vient d'introduire les premiers processeurs dont le jeu d'instructions puisse être configuré par l'utilisateur en temps réel et dans l'application. Et cela aussi simplement qu'écrire un programme en C/C++[2]. Autrement dit, les développeurs peuvent utiliser C/C++ pour programmer le processeur et créer de nouvelles instructions répondant aux besoins de leurs applications. Ces processeurs, appelés S5000, associent ainsi le meilleur des deux mondes: la simplicité de développement des processeurs universels et DSP avec la souplesse des prédiffusés programmables. Avec, en prime, la puissance de calcul inhérente à l'architecture Xtensa *(voir notamment notre numéro du 13 septembre 2002)*. Particulièrement étudiés pour les applications nécessitant des traitements de données intensifs, des applications qui font aujourd'hui appel à des associations de plusieurs processeurs ou DSP universels et/ou FPGA[3], ils se déclinent pour l'instant en trois versions: S5610 pour les applications télécoms et réseaux, S5500 pour la vidéo professionnelle, le médical et l'instrumentation, et S5400 pour l'électronique grand public, le multimédia et le sans-fil. Ces trois versions sont toutes construites autour du même cœur, baptisé S5, mais intègrent différentes fonctionnalités d'E/S *(voir tableau)*. La première sera disponible au mois de juillet, les deux autres en septembre et novembre à des prix respectifs de 100 dollars, 75 dollars et 35 dollars par quantités de 10 000 pièces pour les deux premiers et 25 000 pour le dernier[4]. La solution inclut un outil de développement intégré avec compilateur C, simulateur d'instructions, profiler et débogueur. *«Les développeurs de systèmes embarqués programment et configurent automatiquement nos processeurs en C/C++, obtenant ainsi un niveau inégalé de performance, de simplicité, de rapidité et d'économie»*, explique Gary Banta, CEO et fondateur de Stretch.

BLOC DIAGRAMME DU PROCESSEUR CONFIGURABLE PAR LOGICIEL



Source : Stretch

Avec l'ISEF, l'utilisateur peut élargir le jeu d'instructions et en créer de nouvelles par simple programmation en C ou en C++.

LES DIFFÉRENTS PROCESSEURS CONFIGURABLES PAR LOGICIEL

Modèle	Marchés	Haut débit	Système	Mémoire	E/S	Disponibilité-prix
S5610	Télécoms, réseaux, militaire, sécurité	4 ports Fifo Ethernet 10/100/1000	PCI-X SysAD	DDR SDram 400 64 bits avec ECC	Bus série TDM GPIO	07/04-100 $
S5500	Vidéo, médical, instrumentation, bureautique	4 ports Fifo Ethernet 10/100/1000	PCI-32	DDR SDram 400 64 bits	Bus série TDM GPIO	09/04-75 $
S5400	Grand public, multimédia, sans fil	2 ports Fifo Un Ethernet 10/100		DDR SDram 400 32 bits	Bus série TDM GPIO	11/04-35 $

Tous les processeurs de Stretch sont construits autour du même cœur; ils diffèrent par leurs fonctionnalités d'E/S et leur boîtier.

Un nombre illimité d'instructions

Pour arriver à ce résultat, Stretch a pour la première fois embarqué de la logique programmable au sein même du chemin de données (ou de l'architecture de jeu d'instructions) de son cœur de processeur. L'Américain a en fait rajouté au cœur Risc 32 bits Xtensa une pile de 32 registres 128 bits et l'ISEF *(voir schéma)*. Cet ISEF, qui est en fait un logiciel propriétaire *(firmware)* tournant sur de la logique programmable propriétaire, rend possible la création d'un nombre théoriquement illimité d'instructions spécifiques qui viennent en supplément du jeu d'instructions standards du cœur Xtensa, la compilation d'une instruction demandant moins de 5 minutes.

Françoise Grosvalet ■

(1) Jeune pousse américaine fabless créée en mars 2002 par Gary Banta, son actuel CEO, et Albert Wang, son CTO, concepteur du jeu d'instructions du processeur Tensilica et du compilateur associé, Stretch a reçu 52 M$ depuis février 2003.
(2) De telles approches sont aussi disponibles chez Mips Technologies et ARC Cores, mais dans ces cas-là le paramétrage se fait au niveau matériel (voir notre numéro du 31 janvier 2003).
(3) Selon Stretch, dans nombre d'applications, un seul processeur S5000 peut remplacer un groupe de processeurs ou de DSP ou encore un processeur associé à un ou plusieurs FPGA.
(4) Tous ces processeurs seront fabriqués en technologie Cmos 0,13 µm par TSMC.

EN BREF

UNE FAMILLE DE CIRCUITS PCI EXPRESS EN PRÉPARATION CHEZ PLX

Alors que les spécialistes de l'embarqué s'intéressent de plus en plus à PCI Express *(voir notre article page 23)*, l'Américain PLX Technology, fournisseur de circuits d'interface aux différents standards d'interconnexion, vient de dévoiler une famille complète de circuits passerelles, commutateurs et autres interfaces compatibles avec ce bus série destiné à se substituer au vénérable bus parallèle PCI. L'ensemble de ces circuits, regroupés dans la famille PEX, devrait être échantillonné au troisième trimestre. Ils présentent selon la société des caractéristiques inédites. Ainsi, par exemple, le PEX8104, destiné à relier le bus PCI Express à un bus PCI ou PCI-X, est-il caractérisé par un débit de 1 Go/s avec une consommation inférieure à 2 W et dans un boîtier BGA de seulement 17 x 17 mm. Les commutateurs PCI Express, PEX8516 et 8532, fournissent, eux, respectivement 4 et 8 ports totalement configurables.

UN PROTOTYPE DE PROCESSEUR SUR PLASTIQUE

Des chercheurs du SEL (Semiconductor Energy Laboratory) japonais assurent avoir fabriqué un prototype de processeur en silicium sur un substrat souple en plastique. Ce processeur, qui fonctionnerait à une fréquence de 13 MHz sous une tension de 3,3 V, devrait être décrit en détail lors du symposium VLSI de l'IEEE qui se tiendra à Hawaï du 15 au 17 juin prochain.

■ **Selon des tests menés par Altera sur 75 projets clients synthétisés avec l'outil de Synplicity et les logiciels de placement-routage respectifs des deux sociétés, ses FPGA Stratix II *(voir notre numéro du 5 février)* seraient en moyenne 50 % plus rapides que les Virtex II Pro de Xilinx.**

■ **STMicroelectronics vient d'introduire ce qu'il considère comme le boîtier le plus petit et le plus fin pour des Eeprom série. Dépourvu de plomb, ce boîtier, appelé MLP8 2x3 (UFDFPN8 dans la terminologie Jedec), ne mesure que 2 mm x 3 mm soit 60 % de moins que le boîtier TSSOP8 aujourd'hui le plus petit du marché.**