

EN BREF

SYSTÈME

L'EXPLORATION ARCHITECTURALE S'AFFINE ET VA PLUS VITE

Dans la version 2.1 de son outil d'exploration architecturale en SystemC CoFluent Studio, le Français CoFluent Design a introduit la possibilité de définir une plage de variations, et non plus une seule valeur, pour un paramètre donné lors de la simulation, tous les autres paramètres étant figés. «*La visualisation des résultats de l'ensemble des simulations se fait dans la même interface, ce qui ne nécessite plus de relancer une simulation pour chaque valeur de la plage*», explique Vincent Perrier, directeur de CoFluent Design. Autre avantage, il est possible de comparer une même architecture selon différents scénarii. Parmi les autres améliorations, citons un nouvel éditeur C/C++, un modèle de bus interne plus précis, etc. C.L.

WWW.ELECTRONIQUE.BIZ

→ **Forte Design Systems lance un flot de synthèse SystemC-GDSII**

→ **L'outil de réduction des parasites est taillé pour les conceptions en 90nm et moins**

taper le titre dans la boîte "chercher"

CIRCUITS

MODÉLISER SANS EFFORT DES BLOCS ANALOGIQUES AVEC OU SANS EFFET

L'Américain Lynguent a mis à jour son environnement de modélisation intégré et graphique ModLyng pour le développement des modèles comportementaux analogiques. Il est désormais possible de manipuler des structures à signaux mixtes et de créer facilement des modèles avec ou sans effets de diaphonie, de température, de radiations, etc. «*Les ingénieurs, qui ne veulent pas non plus utiliser différents langages, n'ont plus à modifier toutes les lignes de code concernées par ces effets*», explique Andrew Levy, vice-président du marketing de Lynguent. C.L.

CARTES

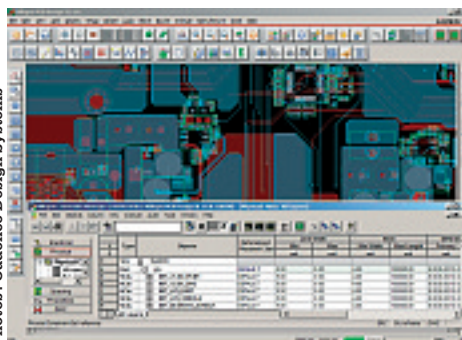
Router une carte électronique complexe comme un circuit spécifique

Dans la dernière version de son environnement de conception Allegro, Cadence Design Systems a notamment introduit une technologie combinant une architecture de placement graphique des interconnexions et un moteur de routage global hiérarchique.

Comme assez souvent avec les outils de conception pour cartes électroniques, les nouvelles versions ne se distinguent pas forcément par des évolutions technologiques majeures, mais plutôt par un ensemble d'améliorations successives qui facilitent à chaque fois un peu plus la vie des utilisateurs. C'est le cas de la version 10.0 de l'environnement de conception CR-5000 du Japonais Zuken (redimensionnement dynamique de la longueur d'une connexion en fonction des contraintes lors du routage, utilisation de CR-5000 Lightning comme outil de préplacement au sein de System Designer et de Board Designer, etc.) et de la version 6.7 d'Altium Designer de l'Australien Altium (éditeur de la taille des trous, réglage interactif de la longueur des connexions, assistant d'importation automatique de cœurs FPGA issus de tierces parties, etc.).

Refonte de l'interface utilisateur d'Allegro

La version 16.0 de la plate-forme de conception de cartes électroniques Allegro de l'Américain Cadence Design Systems bénéficie, quant à elle, de nombreuses améliorations au niveau de System Architect (réduction du temps de création d'un design avec un grand nombre de signaux différentiels jusqu'à 60%), des analyses d'intégrité de signal (détermination précise du BER de liaisons série au-delà de 6 Gbit/s) et d'alimentation (modélisation complète d'un système). L'Américain a également intégré des fonctionnalités orientées RF, comme la création paramétrique et l'édition de géométries RF au niveau du *layout*, un éditeur d'enveloppes et des interfaces bidirectionnelles Intermediate File Format (IFF) pour la simulation. Il arrive toutefois que l'accumulation de fonctionnalités ad hoc au fil du temps pénalise l'exécution de l'environnement de conception, voire provoque l'inverse de l'effet escompté – autrement dit, qu'elle vienne



Photos: Cadence Design Systems

Derrière les améliorations, la plate-forme de conception de cartes électroniques Allegro de Cadence Design Systems a été entièrement redéveloppée.



compliquer les nombreuses tâches manuelles du concepteur. «*Pour éviter qu'Allegro devienne une véritable usine à gaz, nous avons profité du développement de la version 16.0 pour, notamment, optimiser la programmation de la GUI et prendre en compte la technologie de routage global*», précise Charlie Giorgetti, vice-président corporate du marketing Produits de Cadence Design Systems. Conçue sur OpenGL, l'interface utilisateur est désormais plus rapide et plus facile à reconfigurer, permettant de réduire le nombre d'itérations successives pour réaliser une tâche (zoomer/dézoomer, par exemple) ou de saisir simplement des entrées graphiques et textuelles.

Réduire le nombre d'itérations de routage

«*Disponible dans la version GXL d'Allegro, la technologie d'environnement de routage global permet de résoudre les problèmes d'interconnexion, qui ne pouvaient être résolus jusque-là que par un routage manuel pour compenser ce que les outils ne pouvaient pas*

assurer d'une manière automatique, lors de la conception de cartes électroniques pour calculateurs, cartes graphiques, etc.», constate Gilles Corsand, responsable technique des ventes pour l'activité PSD chez Cadence Design Systems France. Dans le même esprit que les outils de préplacement en conception de circuits spécifiques, cette technologie s'appuie sur un placement graphique du flot d'interconnexions et un routage global hiérarchique. A noter que la base de données d'Allegro a dû être modifiée pour prendre en compte cet aspect hiérarchique et notamment les contraintes hiérarchiques, ces dernières pouvant par ailleurs être de type formule. Cela permet de

décrire des sous-contraintes, d'assurer une propagation des contraintes et une interaction simplifiée avec les objets du design (utilisateur, outil, base de données).

Via un canevas graphique, les utilisateurs peuvent saisir les intentions de design (à savoir, ce qu'un expert ferait), recenser les groupements possibles de connexions bipoints pour former des *bundles*, qui ne sont pas limités aux bus, puis représenter le flot d'interconnexions, autrement dit décrire par où faire passer ces *bundles*, en spécifiant les zones de vias, les assignements des couches, etc. Le moteur de routage prépositionne ensuite tous les chemins de routage, en prenant en compte simultanément l'ensemble des contraintes physiques, électriques et d'espace, avant de passer à un processus itératif d'affinement jusqu'aux chemins de routage détaillés, aux contraintes électriques précises et aux connexions finales. «*L'un des avantages est la réduction de une ou deux itérations au niveau du routage, ce qui peut représenter plusieurs mois*», affirme M. Giorgetti. ■

CÉDRIC LARDIÈRE