

Radiocommunications

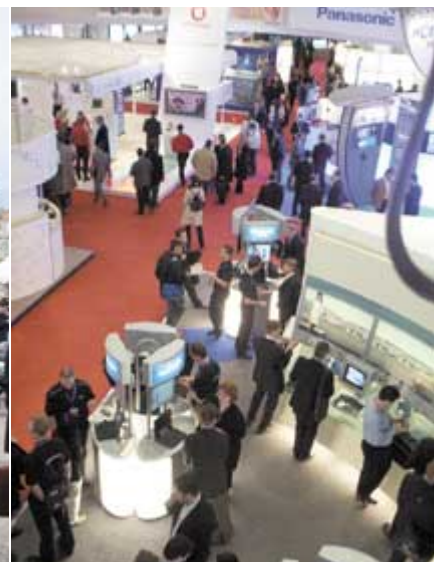
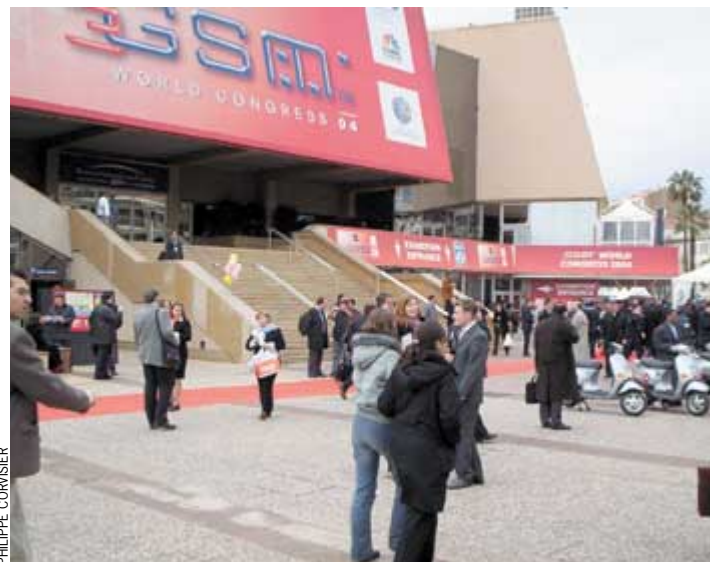
3GSM World Congress : le semiconducteur était à la fête

Cette édition 2004, qui aura battu tous les records d'affluence, a été faste pour le semiconducteur avec quantité de nouveaux produits, notamment des processeurs d'applications dotés d'accélérateurs graphiques 3D, des transceivers RF et des amplificateurs de puissance miniatures.

A l'instar de la précédente, cette nouvelle mouture du 3GSM World Congress aura été une excellente cuvée pour le semiconducteur avec pléthore d'annonces en tous genres. Les grandes tendances perçues l'an dernier restent peu ou prou similaires. Ainsi la miniaturisation des frontaux d'émission-réception RF et des amplificateurs de puissance se poursuit. Et l'on aura noté dans ce domaine de réelles améliorations par rapport à l'existant. Ensuite, en attendant que les belles promesses de l'UMTS se concrétisent, l'Edge initialement perçu comme une curiosité, tire son épingle du jeu. De fait, la plupart des fabricants de circuits ont ajouté cette technologie à leur tableau de chasse.

Quant à la gestion système de la consommation, elle se pose avec acuité, eu égard à l'essor des fonctions mul-

Avec ses processeurs OMAP de seconde génération, Texas Instruments s'adresse aux smartphones, ces radiotéléphones richement dotés en fonctions multimédias. Pour ce faire, les processeurs OMAP 2 miseront sur un Arm1136, un DSP C55x et un accélérateur graphique 2D/3D.



timédias dans des radiotéléphones, qui se métamorphosent progressivement en appareils multi-usages. Cette politique du multimédia à outrance, concrétisée par l'avènement des smartphones, exige des processeurs performants et richement dotés de cœurs et d'accélérateurs en tous genres. Dans ce domaine, Texas Instru-

ments divulguait la seconde génération de ses processeurs d'applications OMAP pour radiotéléphones 2.5 et 3G. Les deux premiers représentants en seront les OMAP2410 et OMAP2420 échantillonnés en fin de semestre. Ceux-ci bénéficieront d'un procédé Cmos 90 nm et seront fortement orientés multimédia et jeux. Pour ce faire, les nouveaux venus s'appuient sur un cœur Risc Arm1136JF-S à 330MHz, un DSP programmable C55x cadencé à 220MHz, un contrôleur DMA sophistiqué et sur un accélérateur graphique 2D/3D capable de traiter jusqu'à deux millions de polygones par seconde. Le processeur OMAP2420, le plus évolué des deux, sera en sus doté d'un accélérateur pour la vidéo et la photo (capture d'image jusqu'à 4 Mégapixels), d'un encodeur décodeur vidéo (définition CIF ou VGA) et disposera d'une sortie TV externe. Chacun de ces processeurs OMAP 2 se verra affublé d'un

circuit compagnon référencé TML92230 prenant en charge la gestion de l'énergie. Quant à nVidia, il fait une entrée remarquée sur le marché de la radiotéléphonie mobile avec deux processeurs d'applications actuellement en production. Les GoForce 3000 et GoForce 4000, déjà retenus par Mitsubishi pour ses futurs téléphones, offrent des fonctions de capture et de traitement photographique et vidéo avancées grâce à la présence de codeurs-décodeurs Jpeg et Mpeg matériels. Les imageurs jusqu'à 2 millions (GoForce 2000) ou 3 millions de pixels (GoForce 4000) sont pris en charge avec un zoom numérique 8x. Par ailleurs, le moindre des atouts des deux processeurs n'est pas de mettre à profit la technologie nPower pour une consommation d'énergie très basse.

Pleins feux sur les circuits RF à conversion directe

Côté RF, la généralisation des architectures de réception à conversion directe (ou à FI zéro), qui permettent de faire l'économie des étages en fréquence intermédiaire, se confirme. Parmi les nouveautés commentées



A l'instar de la P2002+ d'Infineon Technologies, les plates-formes multimédias prennent en charge les modules photos, dans la mesure où ceux-ci se généralisent même dans les radiotéléphones de milieu de gamme.

durant la semaine, le SKY74117 pour combinés GSM/GPRS quadribandes est qualifié par Skyworks comme étant le plus petit transceiver à conversion directe du marché. Dans son boîtier RFLGA (RF Land grid array) à 40 terminaisons, le SKY74117 dont la production de masse est prévue pour le second trimestre 2004, mesure en effet tout juste 6 mm de côté. Quant au nombre de composants externes, il a été réduit de 50 à 25 vis-à-vis de la génération antérieure. Le SKY74117 se connecte virtuellement, sans interface de glu particulière, à tout processeur bande de base GSM/GPRS. Pour une solution RF quadribande complète (GSM850, EGSM900, DCS1800, PCS1900), le SKY74117 sera apparié au module frontal SKY77500 « iPAC » (Integrated power amplifier control) de 8x10 mm de la société. Ce dernier, introduit l'an dernier, associe deux PA (GSM850/900 et DCS1800/PCS1900), les réseaux d'adaptation à 50Ω, les filtres d'harmoniques en émission, les commutateurs pHemt, le diplexeur et la circuiterie de contrôle de puissance. Le sous-



ensemble RF résultant occupant alors une surface de carte inférieure à 250 mm². L'émetteur-récepteur PMB5699, alias SMARTi U (Single-chip multi advanced radio transceiver IC for UMTS), d'Infineon Technologies est pour sa part disponible en volume. Dédié aux applications UMTS/W-CDMA, il a d'ores et déjà été retenu par les deux ténors que sont Nec et Panasonic pour leurs futurs produits 3G. A partir de ce circuit à conversion directe en boîtier VQFN de 5,5x6,5 mm, il est envisageable d'élaborer la partie frontale RF de l'UMTS (Utra FDD) dans moins de 100 mm². De son côté, Texas Instruments annonçait le premier émetteur-

récepteur RF monocircuit pour le W-CDMA bibande (800 et 2100 MHz). Le TRF6302 à conversion directe combine simplement les fonctions de ses deux prédécesseurs, l'émetteur TRF4150 et le récepteur TRF5150, tous deux en production. Le TRF6302 est une composante de la solution UMTS en quatre puces de l'américain qui regroupe le processeur bande de base TBB4105, le circuit de gestion d'alimentation et de traitement en bande de base analogique TWL3024 et le transceiver GSM/GPRS quadribande TRF6151. Ce jeu de circuits estampillé TCS4105 sera couplé à un processeur OMAP pour le support des applications multimédias.

Quant à Qualcomm, pionnier de la technologie CDMA, il révélait trois nouveaux composants pour le W-CDMA bibande (800 MHz pour le Japon, 1900 ou 2100 MHz) qui devraient être échantillonnés au troisième trimestre. Ceux-ci se composent de l'amplificateur faible bruit RFL6202, du récepteur RFR6202 et de l'émetteur RTR6250. Ce dernier incluant par ailleurs un transceiver GSM/GPRS quadribande (850, 900, 1800 et 1900 MHz). Ces divers éléments trouveront place dans l'un des chipsets MSM (« Mobile station mode ») de la société. Pour l'heure, le jeu de circuits basé sur le processeur MSM6250 supporte ce frontal RF dont l'architecture « radioOne » est à conversion directe. Notons par ailleurs que Qualcomm a ajouté un nouveau chipset à une offre déjà bien étoffée. Cette solution destinée aux mobiles d'entrée de gamme est articulée autour du MSM6225, dont l'échantillonnage est prévu en milieu d'année. L'ensemble supporte le W-CDMA et le GSM multibande et offre en mode UMTS un débit de 384 kbits/s en voie montante ou descendante.

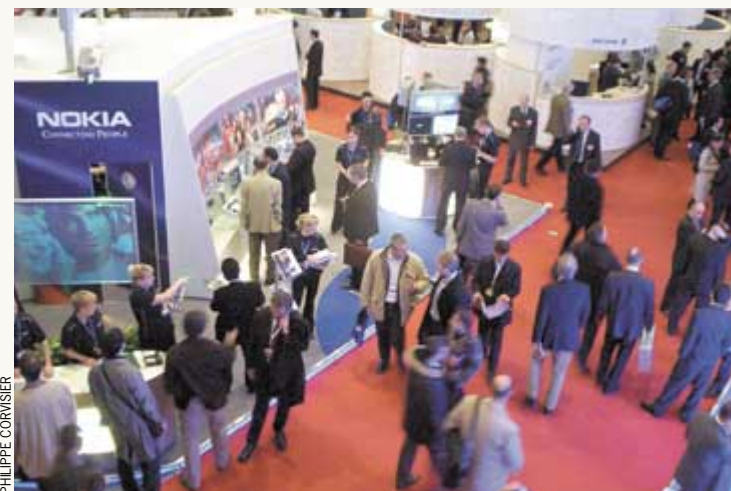
L'approche modulaire a ses partisans

Présentés en boîtiers BGA de 7x7x1,4 mm, les deux modules d'émission-réception de STMicroelectronics intègrent tous les composants passifs ou actifs, à

3GSM WORLD CONGRESS

Un succès qui ne se dément pas

L'édition 2004 du 3GSM World Congress, qui s'est tenue du 23 au 26 février à Cannes, aura été une belle réussite. Elle aura en effet rassemblé quelque 29 000 visiteurs, soit 3 000 de plus que sa devancière. Il faut avouer que le nombre de personnes préenregistrées, supérieur de 30% à celui de l'an dernier, laissait augurer une forte affluence. Parallèlement, la manifestation s'internationalise de plus en plus puisque lesdits visiteurs étaient issus de 200 pays différents, à comparer



PHILIPPE CORVISIER

avec les 156 nationalités de l'an dernier. Quant à la couverture médiatique, avec un millier de journalistes présents à l'événement (750 « seulement » en 2003), elle a été à la hauteur. Malgré les quatre halls et une surface d'exposition supérieure, accrue de 20% par rapport à l'an dernier, on ne pourra que regretter l'exiguïté des lieux investis par plus de 550 exposants. La prochaine édition du 3GSM World Congress se tiendra du 14 au 17 février 2005 au même endroit. ■

l'exception d'un quartz à 26 MHz et d'un amplificateur de puissance, pour former une solution GSM/GPRS tribande. Ils sont bâtis autour d'un circuit BiCmos SiGe comprenant l'émetteur, le récepteur, le LNA, le DCXO et le synthétiseur de fréquence. Autour de cette puce, gravitent les filtres passe-bande, les réseaux d'adaptation, le filtre de la PLL et les divers condensateurs de découplage. Référencés STw3100 et STw3101, les deux produits visent les marchés européen (EGSM900, DCS1800, PCS1900) et américain (GSM850, DCS1800, PCS1900) respectivement.

Même approche modulaire chez Philips Semiconductors avec son système-en-boîtier (SiP, system-in-package) UAA3587. Ce dernier est formé d'un émetteur-récepteur RF, réalisé selon le procédé BiCmos QUBiC4 propriétaire de la société, et inclut les éléments passifs environnants. Selon Philips, la taille de la section RF serait de la sorte ramenée aux alentours de 2,5 cm² avec environ 35 composants sur la carte. La version GPRS de l'UAA3587 entrera en production au troisième trimestre de cette année, tandis qu'un modèle au standard Edge suivra début 2005.

Pour sa part, PrairieComm vient de procéder à l'échantillonnage de son PCI5210, premier processeur bande de base supportant



Le RF3177 de RF Micro Devices est un module d'amplification de puissance, à destination des terminaux GSM/GPRS classe 12 quadribandes, dont la taille est de seulement 10x9x1,5 mm.

et son décodeur associé. Ce dernier ensemble délivre quatre ports indépendants pour les voies de réception GSM 850, EGSM 900, DCS 1800 et PCS 1900. Aucun élément externe d'adaptation à 50Ω n'est requis, tant en entrée qu'en sortie. Tout ceci contribue à fortement simplifier la réalisation de la partie émission, en ce sens que le concepteur se voit notamment déchargé de la tâche consistant à adapter le PA au commutateur d'antenne. Sous 3,5 V, la puissance émise par le

Proposés en versions américaine ou européenne, les modules d'émission-réception GSM/GPRS tribandes de STMicroelectronics intègrent tous les composants passifs ou actifs, à l'exception d'un quartz et d'un amplificateur de puissance.

d'un côté GSM/GPRS/Edge, de l'autre l'UMTS/FDD (W-CDMA). Ce circuit Cmos en boîtier BGA (16 x 16 x 1,4 mm) est élaboré autour d'un processeur Risc 32 bits Arm946ES et d'un cœur de DSP TeakLite de Ceva. Selon l'américain, son grand intérêt est la possibilité offerte aux fabricants de terminaux sans fil de concevoir, à partir d'une plateforme unique, des produits 3G à destination des différents continents.

Pas de nouveau circuit chez Analog Devices, mais un design de référence baptisé « Nova Wireless Engine », partie intégrant d'une plate-forme matérielle et logicielle, pour le développement accéléré de combinés GSM/GPRS multifonctions. La carte au format de 55x39 mm est basée sur le processeur bande de base SoftFone, l'émetteur-récepteur à conversion directe OthelloOne TV (avec les VCO intégrés) et l'amplificateur de puissance X-PA. En sus du GSM/GPRS quadribande, la conception de référence supporte l'USB, IrDA, Bluetooth et

La carte de référence « Nova » d'Analog Devices fait partie intégrante d'une plate-forme matérielle et logicielle, pour le développement accéléré de combinés GSM/GPRS multifonctions.



les cartes mémoires MMC/SD. Elle est personnalisable par le biais de fonctions logicielles pour la lecture audio MP3, le support Java, les sonneries polyphoniques, les bruitages pour les jeux, la vidéo à partir d'un capteur Cmos haute résolution, le codage/décodage Mpeg-4...

Ampli de puissance : la miniaturisation avant tout

L'édition précédente du 3GSM World Congress avait été riche de communiqués en matière d'amplificateurs de puissance, cette nouvelle édition l'aura été tout autant. Ainsi, RF Micro Devices, leader du domaine, annonçait l'échantillonnage, pour une production en volume cet été à moins de 3\$ par 10 000 pièces, du dernier-né de la famille « PowerStar ». Le RF3177 est un module multipuce de 10 x 9 x 1,5 mm pour terminaux GSM/GPRS classe 12 intégrant un PA quadribande en technologie HBT GaAs, avec sa boucle de contrôle de la puissance émise, mais également les filtres ainsi que le commutateur d'antenne pHEMT

RF3177 est de +33,5 dBm en mode GSM et de +30,5 dBm en mode DCS/PCS. Les rendements en puissance ajoutée du PA sont alors de 63 et 57%. Les pertes d'insertion dans les voies réception sont de 1 ou 1,2 dB, respectivement dans les bandes basse (850 MHz, 900 MHz) et haute (1800 MHz, 1900 MHz).

Par ailleurs l'américain a démarré la production d'un module d'amplification quadribande GSM/GPRS compatible Edge, dont l'encombrement est de seulement 30 mm², pour une épaisseur de 1,5 mm. La société a fait usage d'un substrat laminé haute densité à quatre couches, a priori peu onéreux. Ce module, retenu par un fabricant de terminaux de renom, inclut l'étage de puissance à transistors GaAs HBT et la fonction de détection de puissance, éliminant de la sorte coupleur, diodes et quelques passifs externes.

Pour sa part, SiGe Semiconductor a ajouté un membre à sa famille d'amplificateurs « PowerCharger », le SE5120 en petit boî-

Suite p.12



► tier QFN 8 broches de 3x3x0,9mm. Conçu pour les applications W-CDMA dans la bande 1 920 à 1 980 MHz, ce circuit est fabriqué en BiCmos SiGe par IBM. Il est formé de trois étages d'amplification et développe une puissance de +28 dBm, avec une linéarité de -36 dBc et un rendement de 40%. Toute la circuiterie de polarisation, de contrôle de gain, de protection thermique et contre les désadaptations est intégrée au SE5120. Ce dernier est proposé à 1,5\$, prix unitaire par 100 000 pièces. Toujours pour les applications W-CDMA, Anadigics levait le



Dédié aux applications W-CDMA, l'amplificateur de puissance AWT6251 d'Anadigics est destiné au marché américain. Une version estampillée AWT6252 couvrant la bande 1 920 à 1 980 MHz est destinée à l'Europe.

couverte: 1 850 à 1 910 MHz pour le premier destiné au marché américain, 1 920 à 1 980 MHz (IMT-2000) pour le second à destination de l'Europe. Avec une tension de référence de 2,85 V, ces deux amplificateurs sont optimisés pour s'accorder aux chipsets MSM6000 ou MSM6250 de Qualcomm. Ils

voile sur une nouvelle série de trois modules de puissance HBT InGaP. D'un côté, les AWT6251 et AWT6252 sont deux modules de 4x4x1,5 mm se différenciant selon la bande de fréquences

délivrent +27,5 dBm sous 3,4 V et, à ce niveau de puissance, les rendements sont de 37 % pour l'AWT6251 et de 39 % pour l'AW6252.

De l'autre, le CHP2299 supporte la bande IMT-2000 et offre en sus une fonction CAG. Son rendement est de 40 % à +27,5 dBm sous 3,4 V et de 18 % à +16 dBm sous 1,8 V. Il est présenté en boîtier compact de 3x3x1 mm et ne requiert aucun composant passif externe, si ce n'est les condensateurs de découplage.

Tous les produits indiqués sont actuellement échantillonnés et seront commercialisés aux alentours de 2,95 \$ par 10 000 pièces.

PHILIPPE CORVIER

CAO électronique

La conception système, la synthèse et le prototypage en vedette à Date

Pas d'annonce majeure au salon Date de février dernier, mais la confirmation qu'au-delà de la vérification, les avancées des solutions de synthèse, le prototypage en FPGA et les outils au niveau système sont autant de pistes explorées pour limiter les risques d'erreurs lors de l'implantation physique.

Cette année, sur le salon Date, les présidents des trois premiers éditeurs d'outils de CAO dans le monde avaient fait le déplacement de Paris, soulignant par là même l'importance de la manifestation européenne: Aart de Geus, pour Synopsys, Ray Bingham pour Cadence et Walden Rhines pour Mentor Graphics ont donc arpenté les allées du salon et participé à plusieurs forums. Si les trois CEO demeurent prudents sur l'évolution du marché - «l'année 2004 devrait être seulement légèrement meilleure que 2003»



prédit Ray Bingham-, ils s'accordent tous les trois sur un point: le DFM, Design for manufacturing (conception pour la fabrication) est un secteur qui prend de l'importance. Ce marché devrait atteindre «un milliard de dollars d'ici quelques années» selon Walden Rhines, tandis qu'Aart de Geus souligne que «Synopsys réalise de gros investissements dans ce domaine, avec notamment le rachat l'an dernier de Numerical Technologies». Quant à Ray Bingham, il insiste

sur le fait «que les coûts de production d'un composant sont nettement plus importants que les coûts de conception, et qu'il est nécessaire dans les années qui viennent de fournir des outils de DFM performants afin de réduire le coût global de réalisation d'un circuit». Car comme le résume le CEO de Cadence, «nous savons faire des circuits plus petits, plus rapides, mais savons-nous réaliser des circuits moins chers?». Sur le salon, bien que non présente physiquement, la société

britannique Arm tenait la vedette. En effet, les accords de collaboration entre fournisseurs de flots de CAO complets et la firme britannique se multiplient. Ainsi, Synopsys annonçait la parution de la première méthodologie de vérification de référence basée sur le langage SystemVerilog pour les puces Arm. Ce document (le Manuel de méthodologie de vérification SystemVerilog), écrit en commun par les deux sociétés, fournit aux ingénieurs de vérification des directives d'architecture ainsi que la présentation des meilleures pratiques de vérification fonctionnelle de blocs de propriété intellectuelle complexe, depuis la source en SystemC jusqu'au RTL en passant par la partie transactionnelle. Une manière pour Synopsys de poursuivre son travail d'évangélisation autour du langage SystemVerilog, censé être utilisé à la fois pour la description du matériel mais aussi pour en réaliser la vérification. De son côté, Cadence, qui l'année passée avait annoncé sur le salon Date un accord de partenariat technologique sur cinq ans

Suite p.14

➤ avec Arm, présentait les avancées de son flot de référence pour les architectures Arm9, intégrant des améliorations au niveau de la synthèse. Enfin, la société Magma n'était pas en reste et proposait, elle aussi, une méthodologie de référence du code RTL jusqu'à la bande GDSII pour la conception de cœurs de processeurs Arm9 avec ses outils Blast Create, Blast Fusion et Blast Noise.

Les outils au niveau système se cherchent encore

Pour gérer la complexité croissante des Asic ou des SoC, l'utilisation d'outils de haut niveau, capables de faire des choix raisonnés très en amont et surtout d'anticiper les conséquences de ces choix sur les caractéristiques finales du circuit, devrait devenir incontournable. D'ailleurs, parmi les secteurs de la CAO promis à un avenir certain, celui des outils au niveau système est fréquemment cité. Selon Gartner Dataquest, ce marché devait progresser de plus de 30% par an



Les plates-formes de prototypage sur FPGA complexes sont de plus en plus utilisées par les concepteurs d'Asic (doc. ProDesign).

pour atteindre en 2007 un chiffre supérieur à 500 M\$. Cependant, dans une conjoncture actuellement morose, ce marché ne décolle pas aussi vite que les analystes l'avaient prédit. Gartner Dataquest a révisé sérieusement ses chiffres à la baisse: la troisième génération d'outils au niveau système, capable de gérer une coconception et une covérification entre les aspects matériel et logiciel, ne devrait pas dépasser les 250 M\$ en 2006. Un relatif désenchantement consécutif, selon les participants à une table ronde sur le salon, à un manque de visibilité de la part des utilisateurs de la justification et du retour sur investissement procuré par ce type d'outil.

Sur le salon, c'est CoWare qui

faisait l'actualité en présentant la version 2004.1 de son logiciel Lisatek. Celui-ci, qui permet de modéliser et de concevoir des processeurs enfouis, supporte désormais le langage C et peut générer automatiquement un ISS (Instruction set simulator) ainsi qu'un jeu complet d'outils logiciels (assembleur, éditeur de liens, débogueur), y compris un compilateur C, basé sur la technologie CoSy Express de la société Ace. De plus, l'outil est capable de générer un code d'implantation en RTL correspondant au processeur créé.

Summit Design, de son côté, montrait les avancées de son environnement Visual Elite 4.0, introduit il y a un an, qui autorise une analyse architecturale

de haut niveau d'un circuit en langage SystemC: facilité de conception pour les unités structurales complexes, nouvel outil de débogage, nouveau générateur de code.

Quant à la jeune société française CoFluent (*Electronique* n°142, p. 10), elle était présente pour la première fois sur le salon pour montrer les possibilités de son offre CoFluent Studio. Rappelons que cet environnement, lui aussi basé sur le langage SystemC, a pour objectif non seulement de réaliser une exploration architecturale entre différentes solutions de répartition matériel/logiciel, mais aussi de cosimuler l'ensemble et de générer une plate-forme virtuelle utilisable pour développer du code embarqué.

Synthèse: de nouvelles pistes sont explorées

La recherche de nouveaux outils pour gérer la complexité des circuits et améliorer la productivité d'une conception ne doit pas faire

Suite p.16

DATE 2004

Participation en baisse pour le salon, en hausse pour les conférences

La version parisienne du salon Date offre un bilan contrasté: alors que le nombre de visiteurs est en baisse sensible, les conférences, d'un niveau très élevé pour la plupart, attirent de plus en plus de monde et drainent les chercheurs du monde entier.

Cette année, c'est à Paris que se tenait du 16 au 20 février dernier le salon Date, le seul rendez-vous européen d'envergure concernant la CAO électronique. Comme à chaque édition, un copieux programme de conférences techniques était organisé en parallèle de l'exposition commerciale qui rassemblait la quasi-totalité des acteurs du marché. 94 sociétés étaient ainsi présentes (contre 91 l'an passé à Munich), dont 29 pour la première fois. Des chiffres stables par rapport aux éditions précédentes. Côté visiteurs, 4 201 au total (incluant les exposants) ont parcouru les allées du salon ou les salles de conférences, soit

un peu moins que l'année passée à Munich (4 400) et nettement moins qu'en 2002 à Paris (4 700). En revanche, si l'on regarde le nombre de participants aux conférences (un chiffre facile à évaluer puisque celles-ci sont payantes), 1 383 personnes se sont inscrites cette année contre 1 174 l'an passé, soit une hausse notable d'environ 18%. Un résultat qui confirme l'excellente santé de cette partie conférences qui rivalise sans difficulté avec celle organisée lors de la Dac, le grand salon annuel mondial de la CAO organisé aux Etats-Unis.



D'ailleurs cette année, le nombre de papiers soumis aux organisateurs - plus de 700, a fait un bond de 39% - ce qui a induit une baisse sensible du taux d'acceptation de ces communications (limitées à environ 230), les organisateurs souhaitant conserver un carac-

tère qualitatif élevé à la manifestation.

65 sessions techniques se sont déroulées au cours des trois jours du salon, avec pour thèmes les plus populaires la conception de systèmes à basse consommation, les architectures de circuit à base de plusieurs processeurs, les

réseaux sur circuit (network On Chip), la synthèse architecturale, la vérification formelle, la conception physique et le vaste domaine de la vérification.

L'année prochaine, le salon Date se tiendra à Munich du 7 au 11 mars 2005. ■

➤ accroire l'idée que les briques traditionnelles d'un flot sont laissées de côté. Bien au contraire. C'est le cas par exemple des logiciels de simulation. Sur le salon, c'est la jeune société batave Adveda qui était la plus innovante avec son outil Miss Univers (Miss pour Marvelous integrated system simulation). Ce système de covérification matériel/logiciel, conçu pour les architectures SoC multiprocesseurs, permet de réaliser une vérification simultanée du matériel et du logiciel, dans le même environnement. Il intègre un simulateur RTL (précis au niveau cycle) associé à l'ISS des processeurs enfouis, les deux tournant sur le même moteur de simulation. A la clé une augmentation des vitesses de simulation de l'ordre de 100, selon la société, par rapport aux méthodes traditionnelles où les deux types de simulateurs tournent sur des moteurs différents.

Autre brique incontournable d'un flot de conception : la synthèse. Sur le salon, Cadence annonçait la disponibilité, au sein de sa plateforme de conception Encounter, de l'outil RTL Compiler Ultra, qui supporte les langages Verilog et VHDL. Il s'agit ni plus ni moins que de l'intégration de la technologie de synthèse de la société Get2Chip, rachetée au début 2003 (*Electronique* n° 136, p.32), au sein de son flot. Après le relatif échec de l'utilisation des outils de synthèse de la société



90, Cadence espère cette fois-ci ravir quelques parts de marché, notamment pour la conception de circuits complexes supérieurs à 10 millions de portes, à son grand rival Synopsys qui domine outrageusement ce secteur avec son outil Design Compiler. De son côté, Synplicity présentait la technologie Snap (Sensitive net analysis and prevention), dont l'objectif est d'identifier les chemins spécifiques d'une conception susceptibles d'engendrer différents types de routage. Une fois ces chemins détectés, cette technologie modifie la topologie du circuit à proximité de ces chemins afin que, par la suite, le routeur n'ait pas plusieurs possibilités devant lui. L'objectif est ici de converger plus rapidement vers une solution où les synchronisa-

tions sont respectées au niveau du routage. Cette technologie sera intégrée dans la dernière version de l'outil de synthèse pour circuits spécifiques Amplify Asic. L'objectif de ce type d'outil est de réussir à fournir une netlist la plus proche possible de la perfection du premier coup, afin de limiter les découvertes d'erreurs au moment du placement-routage. C'est aussi l'objectif de la société américaine Tera Systems, dirigée par le français Alain Labat, qui annonçait sur le salon que la méthodologie, développée à l'aide de son outil TeraForm, avait été validée par IBM pour les conceptions d'Asic à 0,13µm. Cet outil fournit à partir d'un code RTL un prototype virtuel qui, grâce à l'intégration et l'interprétation d'informations sur la physique du circuit, génère un fichier de données bonnes pour l'implantation.

Du côté des FPGA, il semble que les acteurs de la CAO prennent de plus en plus ce marché au sérieux, bien qu'il soit pour l'instant moins lucratif que celui traditionnel des Asic (il est estimé, pour les outils, aux alentours de 100M\$). Il n'empêche, Mentor Graphics présentait sur son stand

Sur le salon, la société française Avertec annonçait que son outil Hitas, dédié à l'analyse dynamique de modèles abstraits très proches de l'implantation physique, avait été choisi par son compatriote Prosilog pour la caractérisation et la qualification de sa famille de blocs IP contrôleur de mémoire DDR.

Les outils au niveau système, comme ici celui de CoFluent, devraient connaître un taux de croissance important dans les années qui viennent.

les performances de son nouvel outil de synthèse physique Physical Precision (*Electronique* n°144, p.14), tandis que Synopsys introduisait Design Compiler FPGA, un outil de synthèse dédié aux FPGA. Conçu pour ceux qui font du prototypage d'Asic sur des FPGA complexes, cet outil ne nécessite aucune modification du code RTL, lorsqu'on passe de la phase de prototypage vers le flot Asic traditionnel.

A noter que ce n'est pas la première fois que Synopsys tente de pénétrer ce marché, dominé très fortement jusqu'à aujourd'hui par Synplicity avec son outil Synplify FPGA.

Le prototypage à base de FPGA s'impose

Concernant les plates-formes de prototypage présentes sur le salon, on pouvait comparer les solutions proposées par le suédois Hardi Electronics, avec sa plate-forme Haps dotée de nombreuses interfaces de communication (Ethernet USB...), par l'allemand ProDesign avec sa carte Silver Edition capable d'émuler, selon la société, 600 000 portes Asic à 200 MHz, par le français Eve avec sa plate-forme d'émulation Zebu, apte à réaliser des vérifications au niveau transactionnel, et enfin par l'américain Aptix avec sa plate-forme de validation d'un SoC au niveau matériel et logiciel.

Enfin, on notait cette année la présence de plusieurs sociétés spécialisées dans la conception de circuits RF et hyper qui, traditionnellement, sont visibles uniquement sur le salon RF & hyper en France. Ainsi Ansoft, AWR, CST et Eagleware (via son représentant Tech Inter) présentaient leurs flots et outils respectifs aux côtés d'Agilent Technologie et de Mentor Graphics, ce dernier exposant la dernière version de son flot ADMS, capable de supporter et de simuler huit langages de programmation différents (*Electronique* n° 145, p.14).

FRANÇOIS GAUTHIER

